

Transmittal No.: 9-5-2002-038124220

Transmittal Date: October 24, 2002

Due Date: December 24, 2002

**KOREAN INTELLECTUAL PROPERTY OFFICE  
NOTICE OF PRELIMINARY REJECTION**

Applicant : (Name) Hynix Semiconductor Inc. (code : 119980045698)  
(Address) San 136-1, Ami-ri, Bubal-eub, Ichon-shi, Kyoungki-do

Attorney : (Name) Hoo Dong LEE et al.  
(Address) 8<sup>th</sup> Fl., Hankook Tire Bldg.  
647-15, Yoksam-dong  
Gangnam-gu, Seoul

Application No. : Korean Patent Application No. 2001-0010097

Title of the Invention : A SEMICONDUCTOR MEMORY DEVICE AND A REPAIR  
ANALYSIS METHOD THEREFOR

As a result of the examination of the present application, the following rejection reasons are notified pursuant to Article 63 of the Korean Patent Law. An argument or amendment thereto, if any, must be submitted within the above due date (time extensions available).

**[Rejection Grounds]**

A) The present application is unpatentable pursuant to Article 42(4) of the Patent Law since claims are insufficient to describe the present application. Claims 1-10 do not sufficiently describe elements necessary for the arrangement of the invention and the systematic relationship between the elements.

B) Claims 1-28 of the present application are rejected under Article 29(2) of the Korean Patent Law since the claimed inventions are deemed obvious to a person having ordinary skill in the art in view of the cited reference.

The present invention relates to a semiconductor memory device for performing a repair effectively and a repair analysis thereof. The invention employs a fail address data detected by a row or column scan test operation so that the semiconductor memory device can simultaneously

perform a repair analysis operation and rearrange the fail address data by moving or exchanging the fail address data in the unit of row or column on or after storing it in CAM.

However, comparing with Korean Patent Publication No. 2001-7088(published Jan. 26, 2001) providing a test apparatus of a semiconductor memory device for sharply reducing the capacity of fail bit memory and reducing a test time by including repair judging device comprising row and column fail bit memory, row and column fail bit counter, row and column operation circuit and US Pat. No. 5,983,374(issued Nov. 9, 1999) providing a redundancy processor, the present invention disclosed in the claims 1-28 can be easily anticipated by an ordinary person skilled in the art even though its arrangement is somewhat different from the cited references.

Attached : 1. Korean Patent Publication No. 2001-7088(Jan. 16, 2001)  
2. US Patent No. 5,983,374(Nov. 9, 1999)

Korean Intellectual Property Office  
The 4<sup>th</sup> Examining Division  
Patent Examiner: Se Young KIM

출력 일자: 2002/10/28

발송번호 : 9-5-2002-038124220

수신 : 서울 강남구 역삼1동 647-15 한국타이어빌  
딩 8층(태평양특허법률사무소)

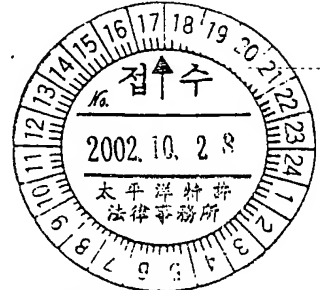
발송일자 : 2002.10.24

이후동 귀하

제출기일 : 2002.12.24

135-723

## 특허청 의견제출통지서



출원인 명칭 주식회사 하이닉스반도체 (출원인코드: 119980045698)

주소 경기 이천시 부발읍 아미리 산136-1

대리인 성명 이후동 외 1 명

주소 서울 강남구 역삼1동 647-15 한국타이어빌딩 8층(태평양특허법률사무소)

출원번호 10-2001-0010097

발명의 명칭 반도체 메모리 장치와 그의 리페어 해석 방법

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서 또는/및 보정서를 제출하여 주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장승인통지는 하지 않습니다.)

### [이유]

가. 이 출원은 특허청구범위의 기재가 아래에 지적한 바와 같이 불비하여 특허법 제42조제4항의 규정에 의한 요건을 충족하지 못하므로 특허를 받을 수 없습니다.

### [아래]

(1) 청구범위 제 1 항 및 제 10 항에 기재된 발명은 발명의 구성에 없어서는 안될 필수구성요소와 구성요소 상호간의 유기적인 관련기재가 불충분하다고 판단됩니다.

나. 이 출원의 특허청구범위 제 1 항 내지 제 28 항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조제2항의 규정에 의하여 특허를 받을 수 없습니다.

### [아래]

(1) 본원은 로우스캔 또는 칼럼스캔 테스트 동작과 테스트에 의해 검출된 페일 어드레스 데이터를 활용하여 리페어 해석동작을 동시에 수행하고 테스트에 의해 검출된 페일 어드레스 데이터를 CAM에 저장할때 또는 저장한 후에 로우 또는 칼럼단위로 이동 및 교환등을 통한 재배열을 하여 효율적인 리페어를 수행하는 반도체 메모리장치와 그의 리페어 해석방법에 관한 것이나

청구범위 제 1 항 내지 제 28 항에 기재된 발명은

한국 공개특허공보 2001-7088호(2001.1.26)의 행 및 열 불량비트 기억메모리, 행 및 열 불량 비트 카운터, 행 및 열 연산 처리회로를 포함하는 복구가부 판정장치를 구비하여 불량 비트 기억메모리의 용량을 대폭저감하고 시험시간을 단축할 수 있는 반도체 기억장치를 위한 시험장치와 미국특허공보 제5,983,374호(99.11.9)의 리던던시 프로세서에 기재된 기술과 대비했을 때

출력 일자: 2002/10/28

일부 구성상의 차이가 있으나 이는 해당 기술분야에서 단순히 설계변경할 수 있는 정도에 지나지않아

이들 기술에 의해 용이하게 발명할 수 있다고 판단됩니다.

[첨 부]

첨부 1 한국공개특허공보 2001-7088호(2001.01.26) 1부

첨부2 미국특허공보 제5,983,374호(99.11.9) 끝.

2002.10.24

특허청

심사4국

정보 심사담당관실

심사관 김세영



<<안내>>

문의사항이 있으시면 ☎ 042)481-5685 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지([www.kipo.go.kr](http://www.kipo.go.kr))내 부조리신고센터